



# ATM8F8040 应用注意事项

## V1.7

版本	更新时间	修订内容
V1.5	2022-03-25	增加 18-BANK 切换方式
V1.6	2022-05-24	增加第 19 项, 注意事项
V1.7	2022-08-19	增加 Flash, Epprom 注意事项内容



## 目录

1 如何获取芯片资料.....	3
2 芯片开发环境.....	3
3 关于仿真调试下载.....	3
4 如何配置修改 Reset 口为普通 IO 口.....	4
5 Reset 口和 P21 在上电时的注意事项.....	5
6 关于 UART 问题.....	5
7 关于高波特率 115200 无法通讯解决办法.....	5
8 如何锁住 ROM 区? .....	7
9 关于 ADC 使用时的注意事项.....	9
10 关于 CPU 时钟和工作电压问题.....	9
11 如何更改系统时钟和 CPU 时钟.....	10
12 关于外部中断问题.....	12
13 关于看门狗.....	12
14 关于提高系统可靠性.....	12
15 关于浮空管脚的处理.....	12
16 关于 PWM 的相关问题.....	12
17 关于 T2 触发源 P07 和 P17.....	13
18 不同 BANK 的地址访问处理.....	13
19 操作 Flash, EEPROM 注意事项.....	14



# 1 如何获取芯片资料

可通过芯片代理或者以下网址获取芯片资料：（版本 1.5 及以上，具体见网站）

[https://www.nanocorechip.com/?products\\_6/70.html&pcode=49](https://www.nanocorechip.com/?products_6/70.html&pcode=49)

# 2 芯片开发环境

全套的开发工具包括：

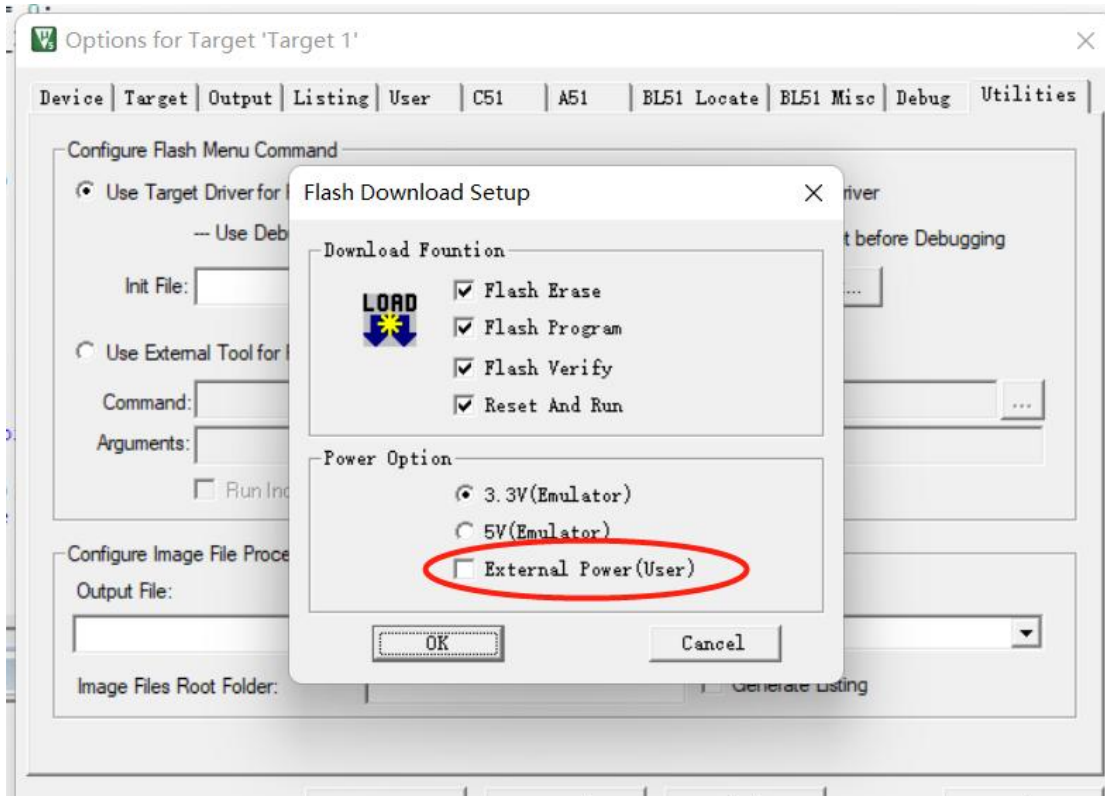
- C51 程序 C51 开发环境
- 芯片参数配置工具 programmer
- 烧录仿真一体的硬件开发工具（2.07 版本及以上）

# 3 关于仿真调试下载

1) Keil 调试需要 5 线制，分别为 VCC,GND,SWDAT(P21),SWCLK(P17),NRST(P20)

2) 仿真调试时调试接口 CLK,DAT,NRST 不要配成 IO 口，也不要操作这 3 个 IO 的功能，保持默认状态，否则不能仿真调试，如果 keil 下载调试有问题检查下载口的配置。如果需要把调试口配置成 IO，下载程序后需要尽快拔掉烧写器接口，不要长时间连接芯片，避免下载口的 IO 操作和烧写器输出冲突导致烧写器或者芯片异常。

3) 电路板如果外部供电时，使用 keil 时，需要勾选 External Power，如下图

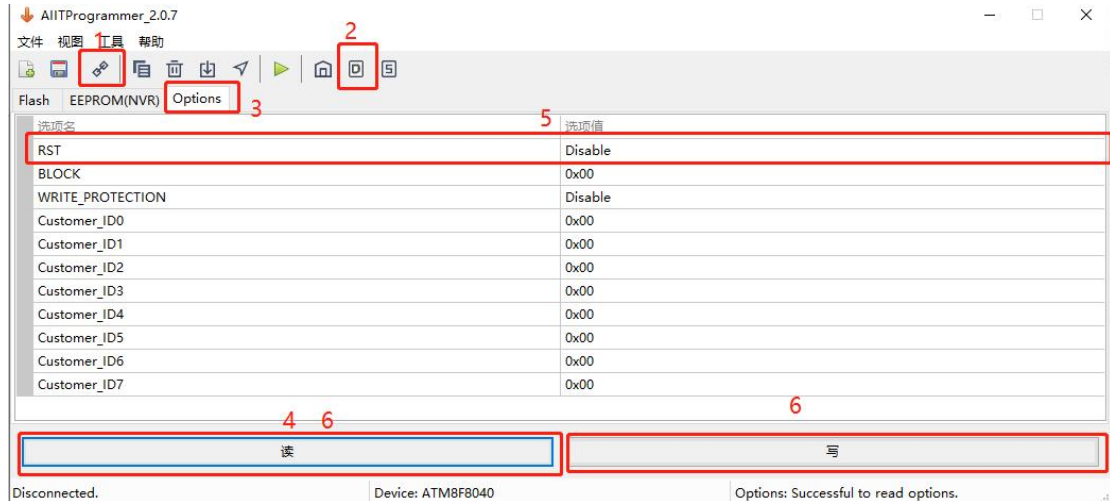


4) 电路板如果外部供电，离线下载时，需要在上位机-工具栏勾选使用外部电源进行下载配置



## 4 如何配置修改 Reset 口为普通 IO 口

用 AllProgrammer 工具如下配置，先读取 RST 选项，然后选择 Disable，再点击写入



## 5 Reset 口和 P21 在上电时的注意事项

初次上电时，P21 口默认上拉，所以输出高电平，注意使用，内部上拉电阻 150K。

**电路设计时 NRST(P20)脚不能接下拉电阻，保证上电时不能为低电平，否则无法工作**

## 6 关于 UART 问题

详见例程和 UART 波特率计算 excle 表格工具,如果没有可咨询 FAE。

波特率支持支持 1200, 2400, 4800, 9600, 19200, 312500, 38400

UART 模块发送标志位是在数据位发完就会置标志,而不是停止位,因此如果连续发送数据时,建议在每次发送数据之前延时(一个 bit 位的时间\*1.4).避免连续多字节波特率误码率的累加导致另一方接收数据错误或者丢失。

## 7 关于高波特率 115200 无法通讯解决办法

由于应用多样，使用的系统时钟不一，以 32MHz 系统时钟为例（其他时钟算波特率见波特率 EXCLE 计算表格），算出的波特率 115200 误差比较大，无法通讯，可以由客户自



行校正内部 HRC 32MHz 至 29.5MHz 左右 (校正的频率尽可能靠近原始时钟, 需要校正的频率根据计算表格理论计算), 然后把系统时钟把 IO 输出来验证以下, 之后可以同一按此校正频率, 该方法只在**初次上电复位, 外部 RST 复位, 低压复位才能**进行, 掉电后信息丢失, 实际应用中, 先读取 IHRCTRIM 内的值, 在此基础上减去固定值, 固定值按客户调试测试所得, 校正后, 时钟源变成新校正的频率, 注意使用。

由于应用原因, 不能保证系统应用问题, 客户自行评估。校正频率流程如下:

```
if( (RSTID & 0x01) || (RSTID & 0x02) || (RSTID & 0x04) )
```

```
{
```

```
    RSTID = 0; //清除标志位
```

```
    BANK = 1;
```

```
    temp = IHRCTRIM-差值;
```

```
    WPKEY = 0x37;
```

```
    IHRCTRIM = temp;
```

```
    BANK = 0;
```

```
}
```

```
//WPKEY 地址为 0xF9, BANK1
```

```
//IHRCTRIM 地址为 0xFF, BANK1
```

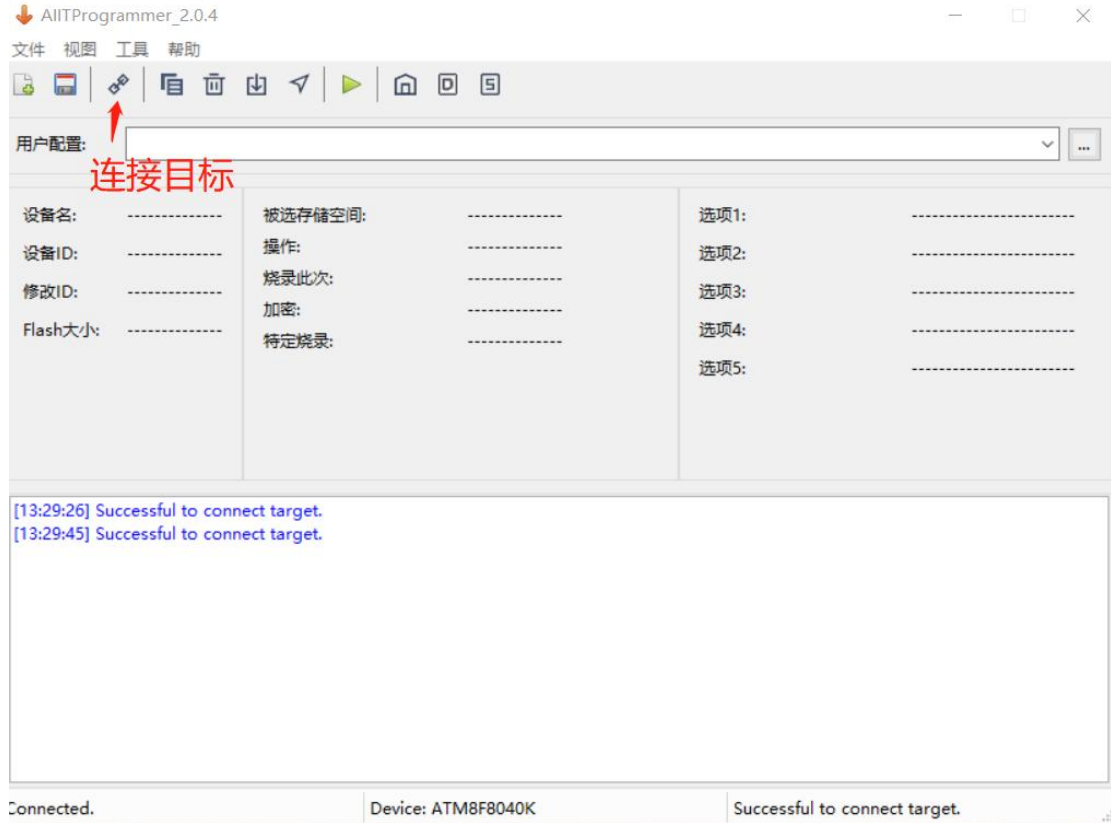
时钟输出口为 P13, 配置成复用功能, 配置输出时钟类型 CLKCFG, 系统时钟 4 分频输出, 输出查看校正的频率

**注: 非必须建议不要使用此方式, 尽可能使用原时钟可配置的低误码率的波特率**



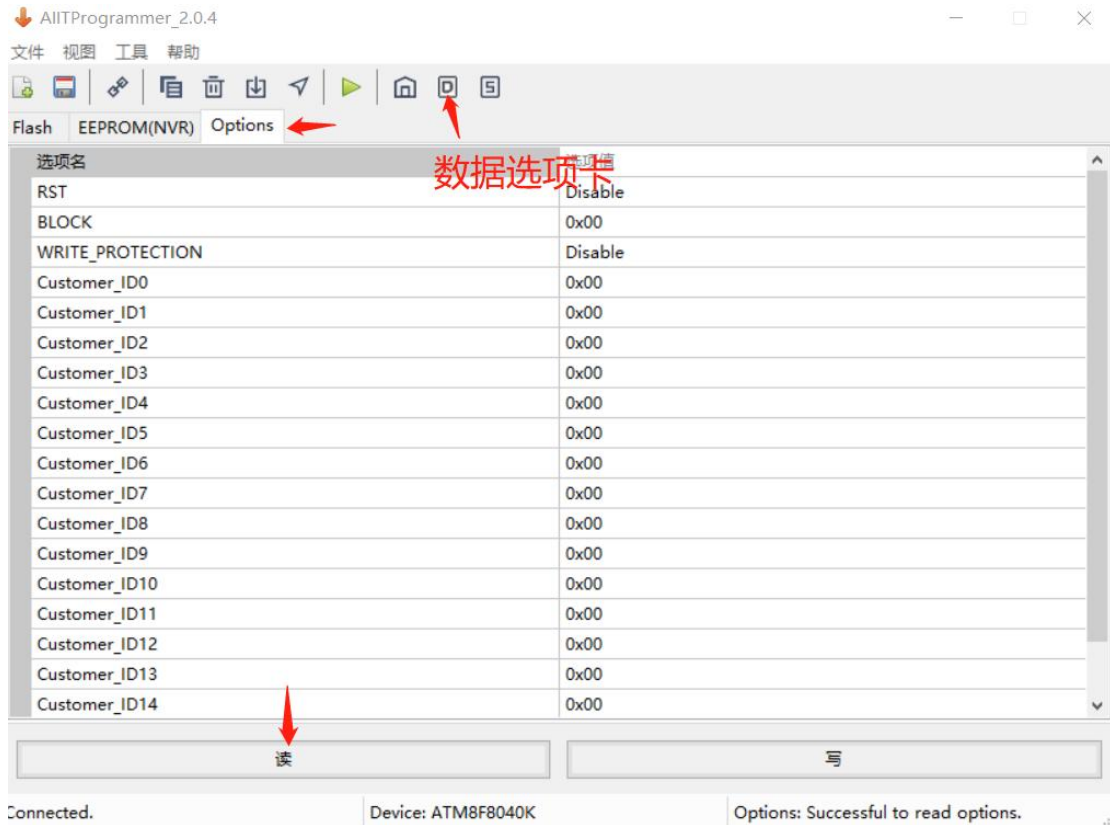
## 8 如何锁住 ROM 区?

该操作需要使用到下载器工具 Programmer，进入工具后先单击连接目标功能



然后进入数据选项卡-选项功能-读





设置需要锁定的区块（设置 BLOCK 值）并启用写保护（WRITE\_PROTECTION--ENABLE）  
 对应 BLOCK 保护的 FLASH 区域详见下表

- BLOCK[0] 保护0x0000~0x07FF地址空间，
- BLOCK[1] 保护0x0800~0x0FFF地址空间。
- BLOCK[2] 保护0x1000~0x17FF地址空间。
- BLOCK[3] 保护0x1800~0x1FFF地址空间。
- BLOCK[4] 保护0x2000~0x27FF地址空间，
- BLOCK[5] 保护0x2800~0x2FFF地址空间。
- BLOCK[6] 保护0x3000~0x37FF地址空间。
- BLOCK[7] 保护0x3800~0x3FFF地址空间。

该内容位于用户手册的“FLASH 控制器”章节 19.3.1 内容





注：该操作只影响在线 FLASH 编程操作，并不影响烧录器对于芯片 FLASH 的读写操作

## 9 关于 ADC 使用时的注意事项

- a. ADC 配置完成后，在使用时一共可以控制三个开关，I/O 模拟输入配置，ADCHS 通道选择，ADEN。在使用时应注意不要在选择了一个通道后关闭 AD 使能，这样可能会导致通道对应的 IO 端口有 100mv 左右的波动。为了在关闭 AD 使能后不对 IO 产生较大影响，建议将通道选择位全置 1，或者将对应的 IO 端口模拟输入位禁止。
- b. ADC 功能时钟最大不可超过 2MHz，使用时需注意 ADC 外设的时钟分频设置
- c. 内部有一采样电容 25pf，应用时注意使用，内部电容需要充放电时间,应用中如果测试值偏差大，可通过以下方式解决：
  - 1.采样周期设置最大值(ADSAMP);
  - 2.ADC 时钟设置慢一些;
  - 3. 采样电路的限流电阻尽可能小，比如 10K 以下
  - 4. 采样电路挂一个 0.1uf 电容,采样时内部 25pf 就可以忽略不计了
- d. ADC 的 offset ERR 大概 9mv,因此如果采样电压常态小于该值,则采集不到数据，硬件设计上需抬高采样电压。

## 10 关于 CPU 时钟和工作电压问题

若无其他说明，VDD-VSS=5V, TA=25°C

参数	标识	测试条件	MIN	TYP	MAX	单位
工作电压	V <sub>DD</sub>	内部高频时钟 32MHz, CPU 时钟 8MHz <sup>[1]</sup>	4.5		5.5	V
		内部高频时钟 16MHz, CPU 时钟 4MHz	2.7		5.5	V

[1]内部高频时钟的频率通过工具来配置。CPU 时钟频率，由系统时钟分频和 FLASH 读取等待时间 PWAIT 配置。参考下面第 12 条应用说明。



如果 CPU 时钟配置 **8MHz**，这时供电电压必须为 5V 供电应用，为了保证系统的可靠性，

可参考如下流程：

**上电流程：**

1. 先设置 CPU 时钟为 2MHz，系统时钟 4MHz（默认配置）
2. 开启 BOR 为 4.3V，等待 1us(BORCON = 0xF7)
3. 配置 CPU 时钟为 8MHz，系统时钟≥8MHz

(如 SYSCON &= 0x3F; SYSCON |= 0x80;CKCON = 0x10;//系统时钟 16MHz,CPU 时钟 8MHz)

4. 开启看门狗（开启后不可关闭）
5. 正常功能流程

**下电流程：(下电切低频是为了防止唤醒或者上电的时候电压较低而出现电压和 CPU 时钟不匹配)**

6. 先设置 CPU 时钟为 2MHz，系统时钟 4MHz(默认配置)
7. 关闭无用功能模块，IO 等配置
8. 如果无定时唤醒功能，关闭 LRC 时钟（ILRCSTPEN 位写 0），关闭 BOR，进入 stop 模式；如果有定时唤醒功能，配置 WDT 匹配唤醒时间，关闭 BOR(如果不关心功耗,最好不要关闭)，进入 stop 模式；每次唤醒后需喂狗。

## 11 如何更改系统时钟和 CPU 时钟

**更改系统时钟寄存器：(供外设模块时钟)**

- Bit[7:6]: SYSDIV, 系统时钟分频
- 00: 系统时钟源8分频



- 01: 系统时钟源4分频
- 10: 系统时钟源2分频
- 11: 系统时钟源不分频

内部 HRC 为 32MHz，根据需要设置系统时钟分频，最大 32MHz，最小 4MHz，默认配置是 8 分频，即 4MHz

**更改 CPU 时钟: (供 FLASH 时钟，即程序指令运行时间)**

- Bit[6:4]: PWAIT, 访问程序存储器等待周期
- 000: 不等待
- 001: 等待1个系统周期
- 010: 等待2个系统周期
- 011: 等待3个系统周期
- 100: 等待4个系统周期
- 101: 等待5个系统周期
- 110: 等待6个系统周期
- 111: 等待7个系统周期

在系统时钟的基础上，设置需要的 CPU 时钟，最大等于系统时钟，最小为系统时钟的 8 分频，默认配置是主频的 2 分频(即等待 1 个系统时钟)。



## 12 关于外部中断问题

外部中断 2, 3 旧版本清中断标志位清零描述错误, 正确为写 0 清标志位  
STOP 模式下 禁用电平中断唤醒方式, 只能用边沿触发方式

## 13 关于看门狗

喂狗需要连续 2 条喂狗指令方可完成喂狗操作, 中间不能被中断打断, 否则不成功, 用户可选择连续多次喂狗, 避免被打断喂狗操作

stop 模式下如果未关闭 LRC 或者开启定时唤醒, 则需要每次唤醒执行喂狗操作, 否则看门狗会溢出复位死机, 且喂狗间隔时间最好要小于 50ms

## 14 关于提高系统可靠性

正常工作下 BOR 低压复位和看门狗必须开启。看门狗喂狗方式建议在主循环里面的时间片函数模块里定时清狗操作, 好处是如果定时器出错或者程序跑飞都会导致清狗不及时复位系统。

注意规格书中电压与 CPU 时钟及系统时钟的工作关系, 系统时钟(SYSCON)供外设使用, CPU 时钟供 FLASH 使用, 具体配置见上面第 11 项。

如出现死机问题, 先检查 BOR 是否被关闭或者 CPU 时钟的关系是否不一致, 只有 SOTP 模式下避免功耗过大才能关闭 BOR, stop 模式下唤醒后为避免电源波动导致跑飞, 第一时间需要开启 BOR。同时建议开启看门狗功能提高系统可靠性

## 15 关于浮空管脚的处理

浮空管脚统一作输出低电平处理。

## 16 关于 PWM 的相关问题

配置流程如下:



1. 配置 IO 复用口为 PWM 功能
2. 配置周期, 占空比, 极性, 死区, 中断等功能
3. 先选择一次软件立即更新, 把周期和占空比更新一下
4. PWM 缓冲寄存器更新选择 周期匹配更新或者过零溢出更新
5. 使能输出相应的 PWM 管脚
6. 使能 PWM 模块

PWM 模块初始化后, 如果后续需要更新周期和占空比的情况下, 建议不能选择软件立即更新模式, 而选择周期匹配更新或者过零溢出; 设置周期和占空比的值时, 建议在 PWM 周期中断或者过零溢出中断中去设置, 如果不在此中断中设置, 客户必须有把握在设置参数时能避开周期匹配和占空比匹配时刻, 这是比较难控制的。

## 17 关于 T2 触发源 P07 和 P17

P07 和 P17 和 T2 触发源配置需要操作重映射寄存器(REMAP), 此寄存器属于 BANK1 寄存器, 需要进行如下操作

```
BANK =1;//切换到 BANK1
```

```
REMAP = ;
```

```
BANK =0;//切回到 BANK0
```

## 18 不同 BANK 的地址访问处理

参考如下 2 种访问方式:

1. 每个中断中对 BANK 寄存器进行压栈出栈处理如下

```
void UART1_INT(void) interrupt 5
{
    _push_(BANK);
    BANK = 0;
    if(S1CON & 0x01)
    {
        S1CON ^= 0x01;
    }
    _pop_(BANK);
}
```



2. EA = 0; BANK = 1;REMAP = 0x01; BANK = 0;EA = 1;

## 19 操作 Flash, EEPROM 注意事项

a) 芯片在和烧录器 5 线连接情况下, 在完成烧录时, 以及在 PC 端有操作读过程时, 烧录器 Rst 脚会有拉低信号复位芯片现象, 如果有在上电瞬间有 Flash 和 EEPROM 写操作, 会有可能导致写入的数据不完整。

解决方法:

- 1、Flash 和 EEPROM 有初始数据需要写入, 则可以在上位机直接编辑导入和代码区同时烧录进芯片。
- 2、建议在上电延迟 2S 后再操作 Flash 和 EEPROM 的写操作。

b)Flash 擦写寿命 1000 次, EEPROM 擦写寿命 10000 次, 应用时注意使用, 如果频繁写 Flash 或者 EEPROM 时, 应记录擦写次数, 接近最大次数时必须更换一个新的地址进行写操作, 否则会导致系统不稳定。

注 1: 如客户对 RE 辐射相关实验有要求的请联系相关 FAE 做软件特殊处理

注 2: 后续会继续补充, 请随时关注官网上的文件更新情况 <https://www.nanocorechip.com/>